

СОВРЕМЕННЫЕ МИКРОСХЕМЫ РАДИОЧАСТОТНЫХ АЦП

Андрей Данилов, к.т.н., старший научный сотрудник Института проблем управления РАН им. В.А.Трапезникова

В статье рассмотрены особенности построения современных микросхем АЦП с частотой выборки более 10 МГц и описаны наиболее интересные приборы, выпускаемые ведущими компаниями.

Название «радиочастотные», использованное в заглавии статьи для обозначения быстродействующих АЦП, является распространенным, но достаточно условным. Поэтому в аннотации сделано уточнение нижней границы частоты дискретизации таких приборов. Эта виртуальная «межа» с инструментальными АЦП (см. ЭК №2, 2004, с. 15–26) неспешно сдвигается вверх с того момента, как появились ИС АЦП, способные работать на удвоенной промежуточной частоте (910...930 кГц). Кроме радиоприемных устройств (включая радиолокаторы) и анализаторов спектра, радиочастотные АЦП используются в цифровых осциллографах, схемах для преобразования видеосигналов, аппаратуре для ядерных исследований¹, проводной и оптической связи, медицинском оборудовании и запоминающих устройствах.

Практически все радиочастотные АЦП реализованы по параллельной (flash, folding flash) или параллельно-последовательной (half-flash, pipeline,

subbranging) архитектуре. Элементы параллельного аналого-цифрового преобразования в виде резистивных делителей опорного напряжения и набора транзисторных компараторов² используются практически во всех быстродействующих приборах. Следует отметить, что в последние годы появились ИС дельта-сигма-АЦП, активно осваивающие радиочастотный диапазон и благодаря значительному коэффициенту передискретизации обеспечивающие повышение отношения сигнал/шум.

Как известно, n -разрядный параллельный АЦП содержит $2^n - 1$ прецизионных быстродействующих компараторов (см. рис. 1), а повышение разрешающей способности сопровождается экспоненциальным увеличением размера кристалла ИС и потребляемой мощности. Кроме того, большая входная емкость таких приборов и низкое сопротивление резистивного делителя требуют применения сильноточных буферных усилителей. В результате система преобразования

на основе параллельного АЦП получается весьма энергозатратной даже при использовании глубокой субмикронной КМОП-технологии [1]. На практике микросхемы параллельных АЦП с разрешением более 9 двоичных разрядов реализуют очень редко, хотя были изготовлены образцы 12-разрядных приборов.

Цифровая КМОП-технология является весьма привлекательной для построения параллельных АЦП, поскольку значительно упрощает создание функционально законченных систем на одном кристалле (SoC). Существенными недостатками КМОП-технологии являются повышенный в 5–10 раз по сравнению с биполярной технологией, технологический разброс напряжения смещения компараторов ($\sigma_{см}$) и повышенный уровень шума, что приводит к деградации линейности преобразования (см. рис. 2) и уменьшению динамического диапазона. Это обстоятельство вынуждает разработчиков КМОП ИС параллельных АЦП применять более дорогие комбинированные технологии (например, BiCMOS) и/или различные методы коррекции дифференциальной и интегральной нели-

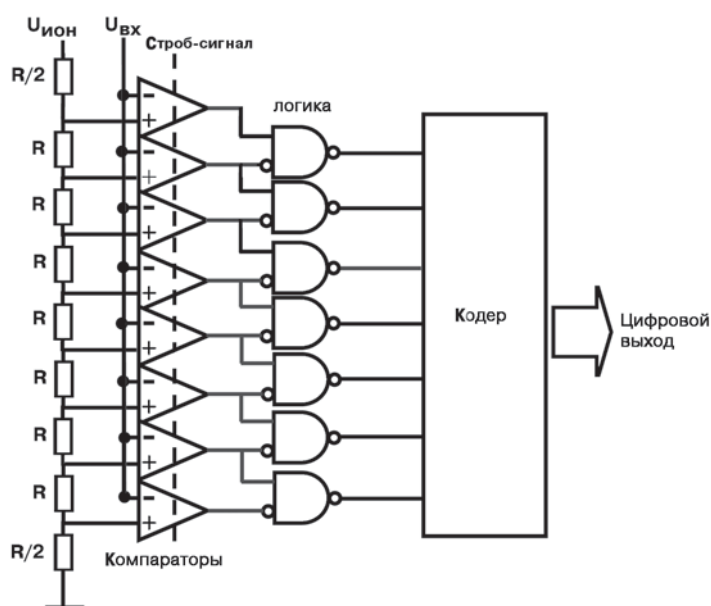


Рис. 1. Блок-схема параллельного АЦП

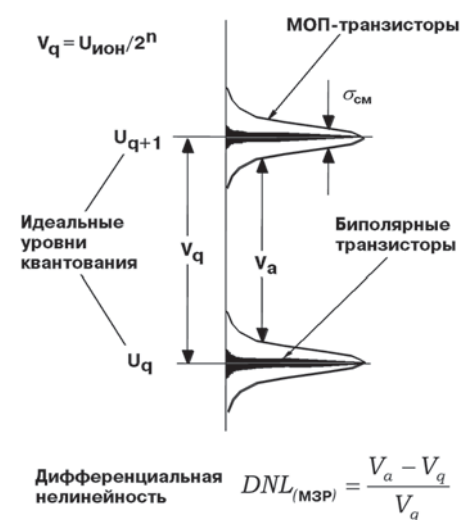


Рис. 2. Механизм возникновения дифференциальной нелинейности в параллельных АЦП

¹ Область криогенной микроэлектроники с использованием сверхпроводимости, которая достойна отдельного рассмотрения.
² Существуют амплитудные квантователи на туннельных диодах.



TRESTON®
www.treston.com

ЛИДЕР В ПРОИЗВОДСТВЕ
ПРОМЫШЛЕННОЙ МЕБЕЛИ

- Сертифицированная продукция
- 35-летний опыт производства
- Эргономичная модульная система
- Высококласный дизайн

Запросите дополнительную информацию у дистрибьюторов

Список дистрибьюторов:

«Электрон-Сервис-Технология»
127055, Москва,
ул. Образцова, д. 14/2
Тел.: (095) 737-93-99
E-mail: techno@elserv.ru

«Клевер Электроникс»
115191, Москва,
3-я Рощинская ул., д. 5
Тел.: (095) 952-59-99
E-mail: info@clever.ru

НПФ «Универсалприбор»
191036, Санкт-Петербург,
Невский проспект, 111/3
Тел./факс: (812) 277-22-33,
279-43-25, 277-30-20
E-mail: pribor@pribor.ru

National
Semiconductor
The Sight & Sound of Information

www.national.com



Наименование	Корпус	Количество выводов	Разрядность, бит	Интерфейс	Время установки, нс	Температурный диапазон, °C	
ЦАП							
DAC0808	MDIP SOIC NARROW die	16	8	Параллельный	150	0	+70
DAC0800	MDIP SOIC NARROW die wafer	16	8	Параллельный	100	-55	+125
DAC0802	MDIP SOIC NARROW	16	8	Параллельный	100	-55	+125
ЦАП с производительностью 135 MSPS							
DAC14135	TSSOP	48	14	Параллельный	30	-40	+85
Микромощный ЦАП с выходным напряжением Rail-to-Rail							
DAC081S101 	MINI SOIC TSOT	6/8	8	Последовательный	3000	-40	+105
DAC101S101 	MINI SOIC	8	10	Последовательный	5000	-40	+105
DAC121S101 	MINI SOIC TSOT	6/8	12	Последовательный	8000	-40	+105
ЦАП с двойным буфером, с функцией управления микропроцессором							
DAC0830	MDIP die wafer	20	8	Параллельный	1000	-55	+125
DAC0832	MDIP SOIC WIDE	20	8	Параллельный	1000	-55	+125

Красным цветом выделены ячейки с ключевыми параметрами

RAINBOW
TECHNOLOGIES
www.rtc.s.ru

МОСКВА
Тел.: (095) 797-8993
Факс: (095) 797-8993
E-mail: info@rainbow.msk.ru

ЕКАТЕРИНБУРГ
Тел.: (343) 261-6446
Факс: (343) 269-4989
E-mail: ural@rainbow.msk.ru

SPOERLE
AN ARROW COMPANY

Компэл
www.compel.ru

МОСКВА
Тел.: (095) 995-0901
Факс: (095) 995-0902
E-mail: opp@compel.ru

САНКТ-ПЕТЕРБУРГ
Тел.: (812) 327-9404
Факс: (812) 327-9403
E-mail: spb@compel.ru

нейности при помощи интерполяции, усреднения и т.п. Кроме того, усложняется схемотехника самих компараторов, приходится добавлять усиленные каскады, что обусловлено низкой крутизной преобразования МОП-транзисторов, а также вводить периодическую компенсацию напряжения смещения в компараторах.

С ростом частоты входного сигнала и, соответственно, частоты дискретизации параллельного АЦП усложняется задача преобразования термометрического (унитарного) кода, получаемого на выходах компараторов, в двоичный выходной код, и цифровая часть, обычно реализованная на базе ПЗУ/ПЛИС, превращается в «бутылочное горлышко», не способное пропустить возросший поток данных. Для решения проблемы применяют древовидные кодеры и кодеры на элементах «исключающее ИЛИ» (XOR), реализованные на основе технологии GaAs или SiGe. Это позволяет ИС АЦП работать с частотой дискретизации до 10 ГГц. Древовидные кодеры существенно сложнее в проектировании, поскольку выполняются в трехмерном пространстве связей, но более эффективны по аппаратным затратам, чем двумерные кодеры на базе ПЗУ, и поэтому обеспечивают требуемое быстродействие и/или меньшую потребляемую мощность при реализации по стандартной технологии КМОП [2].

Компараторы и делитель напряжения малоразрядных (3...6 бит) параллельных АЦП иногда выполняют на КМОП-инверторах, поскольку порог срабатывания такого инвертора определяется соотношением площадей n - и r -канальных входных МОП-транзисторов. При равных площадях транзисторов порог срабатывания равен примерно половине напряжения питания. При помощи специальной компьютерной программы топология компараторов рассчитывается таким образом, чтобы обеспечить минимальную дифференциальную нелинейность в диапазоне напряжения питания. Необходимый коэффициент усиления получают при помощи дополнительных усилительных каскадов. Основные недостатки инверторного квантователя (Threshold Inverter Quantization, TIQ) — повышенная чувствительность к нестабильности напряжения питания и уровень шума, а также низкая температурная стабильность порога срабатывания; достоинства — простота и высокое быстродействие.

Повышение экономичности ИС параллельных АЦП при сохранении

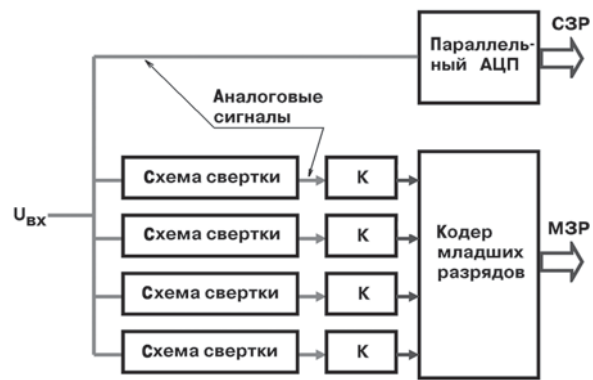


Рис. 3. Блок-схема параллельного АЦП с предварительной аналоговой сверткой младших разрядов

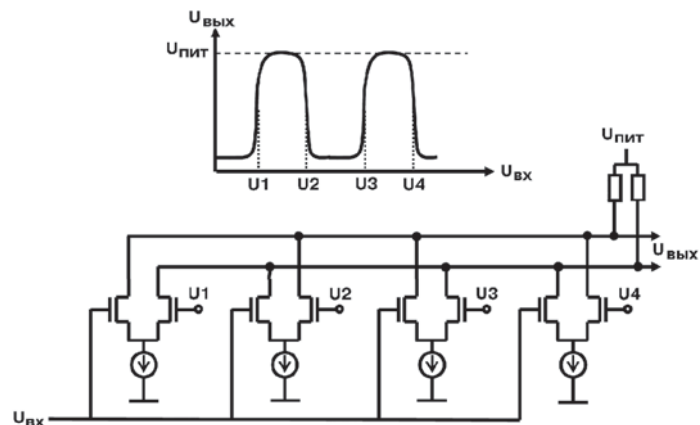


Рис. 4. Упрощенная схема 4-уровневого усилителя свертки, где U_1 – U_4 — опорные напряжения резистивного делителя

быстродействия возможно, если уменьшить число компараторов. Чтобы не потерять в разрешающей способности, применяют схемы предварительной аналоговой свертки (folding circuits) [3]. Блок-схема такого АЦП показана на рисунке 3, где К обозначает компараторы. В данном примере на каждый из четырех младших разрядов (МЗР) требуется по одному компаратору, т.е. по сравнению с параллельной архитектурой число компараторов уменьшается во столько раз, сколько применено схем аналоговой свертки. Если для преобразования старших разрядов (СЗР) использовать 4-разрядный параллельный АЦП, то общее число компараторов такого 8-разрядного АЦП составит $15 + 4 = 19$ компараторов. В свою очередь, каждая схема свертки содержит четыре дифференциальных усилителя, выходные токи которых суммируются на резистивной нагрузке (см. рис. 4). На графике вверху рисунка 4 показана амплитудная характеристика схемы. Выигрыш в площади кристалла достигается за счет упрощения схемы, т.к. большая часть компараторов заменяется простыми дифференциальными усилителями.

Теоретически, используя параллельные схемы свертки со смещением в $1/256$ опорного напряжения, 8-разрядный параллельный АЦП можно выполнить на 32 компараторах [4], однако сложность аналоговых схем и размер кристалла такого прибора будут сравнимы с ИС на 255 компараторах. Известны 12-разрядные параллельные АЦП с предварительной аналоговой сверткой, выполненные по биполярной технологии [5]. На практике число схем свертки ограничено частотой переключения выходного тока дифференциальных усилителей $F_{IN}N/2$, где F_{IN} — частота синусоидального входного сигнала, N — число схем аналоговой свертки. Таким образом, число N является компромиссом между уменьшением числа компараторов и увеличением скорости переключения сигналов на входах компараторов.

Уменьшить число схем свертки по меньшей мере в два раза и попутно снизить дифференциальную нелинейность, обусловленную разбросом напряжения смещения дифференциальных усилителей, можно при помощи резистивной или токовой интер-

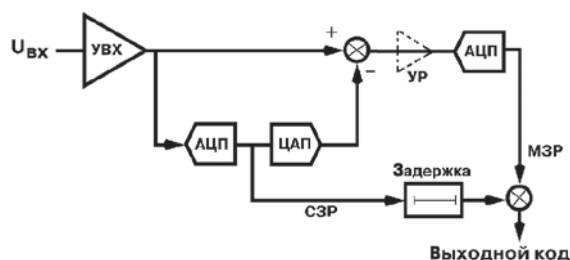


Рис. 5. Двухступенчатый параллельный АЦП с преобразованием разностного сигнала

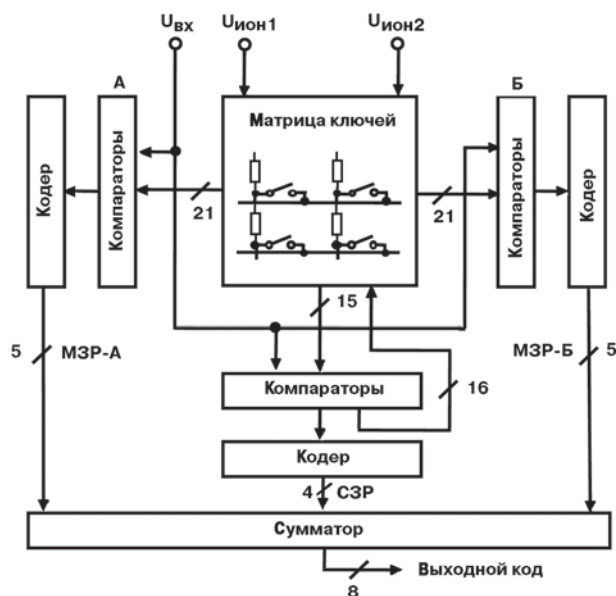


Рис. 6. Двухступенчатый параллельный АЦП с переключением опорных напряжений

поляции [4]. Похожий метод (DEM) применяется в ИС дельта-сигма-АЦП с многоразрядными квантователями (см. ЭК №1, 2005, с. 38–43).

Другим способом сокращения общего числа прецизионных компараторов является применение двухкаскадной параллельной схемы (см. рис. 5), которая требует наличия на входе устройства выборки-хранения (VBX, Sample/Hold, Track/Hold) для фиксации амплитуды входного сигнала на время преобразования³. Наличие двух тактов, необходимых для преобразования входного сигнала, относит такой АЦП к параллельно-последовательным приборам. В схеме на рисунке 5, при той же разрядности, число компараторов может быть снижено почти на порядок по сравнению с параллельным АЦП. Например, если использовать в 8-разрядном двухступенчатом АЦП два 4-разрядных амплитудных квантователя, можно обойтись 30 компараторами вместо 255. Однако при

разрядности АЦП более 8 бит технология КМОП не может обеспечить требуемую точность, и второй квантователь должен иметь хотя бы на 1 двоичный разряд больше (т.е. работать с перекрытием по амплитуде), чтобы исключить пропуск кодов из-за нелинейности первого каскада. Этот дополнительный разряд обрабатывается логикой коррекции ошибок.

Особенностью схемы на рисунке 5 является наличие малоразрядного прецизионного ЦАП, который необходим для формирования сигнала, эквивалентного старшим разрядам, полученным «грубым» параллельным АЦП за первый такт преобразования. Параметры ЦАП в значительной мере определяют точность и линейность всего АЦП, что приводит к усложнению схемы и технологии. Схема задержки согласовывает время появления старших и младших разрядов на выходе АЦП. Часто перед вторым амплитудным квантователем включают усилитель разности (УР), что

позволяет снизить требования к точности компараторов.

Усилитель разности является далеко не тривиальным устройством, поскольку должен быстро и «чисто» выходить из состояния перегрузки, вызванного приложением полного входного сигнала в первом такте преобразования. Присутствие УР учитывается при суммировании разрядов, полученных в обоих тактах преобразования. Иногда усилитель разности совмещают с устройством выборки-хранения, чтобы уменьшить время преобразования АЦП в непрерывном режиме. В 14–16-разрядных двухступенчатых АЦП используют единственный 8–9-разрядный параллельный квантователь, вход которого переключается на выход усилителя разности после завершения первого такта преобразования [6].

Двухтактное параллельное преобразование можно выполнить и без участия прецизионного ЦАП, если применить коммутируемую матрицу резисторов, формирующих опорные напряжения для компараторов (см. рис. 6). Трудно судить, насколько такая матрица ключей проще прецизионного ЦАП. Фактически она является умножающим ЦАП, управляемым старшими разрядами от первого такта преобразования. Для «гладкой» стыковки поддиапазонов две группы (А и Б) компараторов младших разрядов формируют избыточный код во втором такте преобразования, а уровни опорных напряжений перекрываются. В нашем примере (см. рис. 6) 8-разрядный преобразователь реализован на двух 5-разрядных и одном 4-разрядном квантователях; общее число компараторов составляет $31 + 31 + 16 = 78$.

Конвейерная схема АЦП (см. рис. 7) фактически является многократным повторением схемы на рисунке 5. Все каскады могут быть идентичными. Наличие УВХ в каждом каскаде позволяет уменьшить задержку АЦП в непрерывном режиме дискретизации, т.к. предыдущие каскады могут начинать выборку сигнала, не дожидаясь завершения преобразования последующими. Это приближает такие АЦП по общей скорости обработки сигнала (бит/с) к параллельным приборам. Число каскадов m определяет разрядность преобразователя n и число тактов, необходимых для преобразования. Однако n , как правило, меньше про-

³ Наличие УВХ полезно для АЦП любого типа, т.к. позволяет сохранить разрешающую способность в широком диапазоне частот входного сигнала и предотвратить появление паразитных спектральных составляющих, обусловленных наложением спектров (aliasing).

изведения k на m , для того чтобы обеспечить избыточность кода для коррекции ошибок и гарантировать сопряжение без пропуска кодов.

Используемые параллельные АЦП обычно являются 1,5–3-разрядными (3–8 уровней квантования). При разрядности конвейерного АЦП $n \leq 10$ для минимизации потребляемой мощности при максимальном быстродействии предпочтительно минимальное число уровней квантования. С ростом числа разрядов АЦП и уменьшением быстродействия целесообразно увеличивать число уровней квантования, чтобы повысить точность и расширить динамический диапазон АЦП [7]. Например, 12-разрядные приборы часто выполняются на четырех 3-разрядных квантователях и одном 4-разрядном, который является последним в конвейере. Схемы задержки представляют собой цепочки инверторов. В основных узлах современных конвейерных АЦП используются переключаемые конденсаторы (SC), легко реализуемые в рамках технологии КМОП.

Вполне очевидным способом повышения быстродействия АЦП, в том числе радиочастотных, при сохранении разрешающей способности, является чередование во времени, когда два идентичных прибора с объединенными входами работают в противофазе на выходной мультиплексор. Удвоение частоты дискретизации достигается за счет того, что первый канал выбирает сигнал, а второй в то же самое время преобразует его в цифровую форму, и наоборот. Вероятным рекордсменом в применении этого метода является компания Eхаg, выпускающая двоеканный 10-разрядный 50-МГц прибор **XRD64L44**, содержащий 17 (!) запараллеленных АЦП поразрядного уравнивания в каждом канале.

Основная проблема АЦП с чередованием во времени заключается в обеспечении высокой точности согласования двух каналов. Фазовый сдвиг тактовых сигналов, разность в коэффициентах передачи и напряжения смещения приводят к появлению в выходном сигнале нежелательных спектральных составляющих [8, 9]; особенно заметно деградирует такой параметр, как SFDR (см. ниже). С точки зрения мощности, потребляемой АЦП, и сложности технологии метод чередования имеет преимущество перед повышением частоты дискретизации одноканального прибора. В последних разработках АЦП он

Рис. 7. Конвейерный АЦП



применяется все шире, во многом благодаря развитию стохастических методов временного согласования каналов и автоматической калибровке коэффициента передачи, напряжения смещения и других параметров.

Применение чередования по частоте при построении радиочастотных АЦП [10, 11] является еще одним методом повышения быстродействия, удобным при использовании модуляции с несколькими несущими частотами (например, OFDM, которая широко применяется в Wi-Fi и xDSL). Здесь частотный спектр входного сигнала делится на полосы, которые преобразуются с понижением частоты в основной диапазон, где производится оцифровка сигнала амплитудными квантователями меньшего быстродействия. Результирующий цифровой сигнал вычисляется на основе выходных кодов всех квантователей. В этом случае влияние нестабильности тактовых сигналов и разброса параметров каналов АЦП значительно меньше. Однако существенно усложняются аналоговая часть (нужны полосовые фильтры), цифровая часть и ее программное обеспечение.

Чтобы сравнивать между собой радиочастотные АЦП, недостаточно знать интегральную и дифференциальную нелинейности и максимальную частоту выборки. Приборы, имеющие близкие характеристики линейности на постоянном токе, одинаковую разрядность и время преобразования, могут вести себя по-разному при выборке синусоидального сигнала с частотой, равной, например, одной трети частоты выборки, или при оцифровке радиосигнала с несколькими несущими частотами.

Наиболее информативными параметрами рассматриваемых нами

АЦП являются SFDR (Spurious Free Dynamic Range), характеризующий (в дБ) «чистый» динамический диапазон АЦП в присутствии полезного сигнала, и ENOB (Effective Number of Bits) — эффективная разрядность АЦП при входном синусоидальном сигнале с частотой, равной половине частоты выборки (т.н. частота Найквиста):

$SFDR = 10 \log \cdot (\text{мощность входного сигнала} / \text{мощность наибольшего нешумового паразитного сигнала})$;

$ENOB = (SNDR - 1,76) / 6,02$, где SNDR (Signal to Noise and Distortion Ratio) = $10 \log \cdot (\text{мощность входного сигнала} / \text{мощность шума и гармоник входного сигнала, обусловленных нелинейными искажениями в АЦП})$, дБ.

Идеальный АЦП имеет SNDR, равный отношению сигнал/шум (SNR), где шум является шумом квантования, т.е. $SNR = (\text{число двоичных разрядов}) \times 6,02 + 1,76$ дБ⁴. Параметры SNDR и SINAD (Signal to Noise And Distortion) являются синонимами. Однако на практике измеряют не мощности сигналов, а среднеквадратические значения (с.к.з.) напряжений, отбрасывая некоторые гармоники входного сигнала; эффективную разрешающую способность приводят для входного сигнала произвольной частоты и т.п. Поэтому следует внимательно изучить условия измерения, чтобы корректно сравнить АЦП между собой.

Для современных АЦП часто указывают минимальную частоту выборки (при которой отношение сигнал/шум снижается на 3 дБ), т.к. они реализованы с применением переключаемых конденсаторов. Это касается

⁴ Без применения передискретизации.

и многих радиочастотных приборов. Поскольку большинство современных АЦП содержат УВХ на входе, полоса полной шкалы входного сигнала превышает максимальную частоту выборки. Это свойство обуславливает способ применения АЦП в режиме субдискретизации⁵ (например, в цифровых осциллографах и радиоприемниках), когда максимальная частота входного периодического сигнала превышает частоту выборки. Однако в этом режиме возрастает чувствительность к фазовому шуму (jitter) тактового сигнала. Использование конвейерных АЦП для оцифровки быстроизменяющихся непериодических сигналов представляет определенную трудность, т.к. преобразование занимает несколько тактов сигнала фиксированной частоты.

Апертурная неопределенность перехода УВХ в режим хранения и фазовый шум тактового сигнала косвенно присутствуют в реальном отношении сигнал/шум, которое вычисляется как отношение с.к.з. напряжения сигнала к с.к.з. напряжения шума, включая все спектральные компоненты за вычетом основной частоты и гармоник с 2 по 6 включительно (без постоянного смещения). Для сверхскоростных АЦП иногда приводят скорость появления ошибочных битов (Bit Error Rate, BER), которая отражает качество работы компараторов амплитудного квантователя (вероятность неустойчивого состояния при снятии отсчета) и кодера.

Компания Linear Technology производит серию 10-, 12- и 14-разрядных конвейерных (4, 5 и 6 каскадов) АЦП **LTC22xx** с частотой выборки от 10 до 185 МГц. Минимальная частота выборки — 1 МГц. Приборы содержат 1,5-В (± 25 ppm/°C) ИОН на основе эффекта запрещенной зоны с переключаемым делителем напряжения, что позволяет АЦП работать с дифференциальными входными сигналами размахом 1 или 2 В. Особенностью АЦП является отключаемый стабилизатор скважности для внешнего тактового сигнала — стабилизированный ФАПЧ. Запоминающие конденсаторы (по 3,5 пФ) УВХ через размыкающие ключи на n-канальных МОП-транзисторах подключены непосредственно к дифференциальным входам АЦП. Если источник сигнала имеет большое (свыше 100 Ом) и/или несимметричное выходное сопротивление, это может привести

к недозаряду запоминающих конденсаторов при высокой частоте дискретизации, росту коммутационной помехи и в конечном счете к деградации линейности. Полоса частот УВХ составляет 600...770 МГц, апертурная неопределенность — 0,15...0,2 пс (с.к.з.), КОСС — 80 дБ.

Флагманский прибор линейки — 14-разрядный АЦП типа **LTC2255** обеспечивает максимальную частоту выборки 125 МГц, гарантирует отсутствие пропуска кодов и дифференциальную нелинейность в пределах ± 1 МЗР. Максимальная интегральная нелинейность равна ± 5 МЗР. Отношение сигнал/шум не менее 69 дБ при 70-МГц входном сигнале с амплитудой -1 дБ полной шкалы; наихудшее значение SFDR с учетом 2 и 3 гармоник составляет 73 дБ (типовое — 82 дБ) при той же частоте и амплитуде входного сигнала, SINAD — 68 дБ (72 дБ). Типовой уровень двухчастотной (28,2/26,8 МГц) интермодуляции равен -85 дБ. Прибор размещен в 32-выводном миниатюрном пластмассовом корпусе QFN (5 × 5 мм), питается от единственного 3-В источника (+2,85...3,4 В) и потребляет не более 470 мВт в рабочем режиме и 2 мВт в ждущем.

Самый быстродействующий в серии — 12-разрядный АЦП типа **LTC2220-1** может работать с частотой выборки 185 МГц. Число выводов корпуса QFN (9 × 9 мм) увеличено до 64, чтобы разместить низковольтные дифференциальные цифровые выходы LVDS. Причем выходы такого типа являются наиболее перспективными для радиочастотных АЦП, т.к. позволяют существенно снизить мощность, потребляемую цифровой частью, и уровень излучаемых радиопомех. При напряжении питания 3,3 В преобразователь LTC2220-1 потребляет мощность около 1,1 Вт.

Причем приведенные выше параметры являются типовыми для АЦП аналогичной разрядности и быстродействия, производимых ведущими фирмами, поскольку уровень технологий и схемотехнические решения примерно одинаковы. Например, микросхемы серии **ADS55xx** компании Texas Instruments практически соответствуют **LTC22xx** по основным характеристикам. Близкими аналогами также являются **ADC14L040** (14 бит/40 МГц), **ADC12DL065** (сдвоенный 12 бит/65 МГц) и **ADC11L066**

(11 бит/66 МГц) фирмы National Semiconductors, **TSA1401** (14 бит/20 МГц) компании ST Microelectronics, **MAX19542** (12 бит/170 МГц), **MAX1211** (12 бит/65 МГц) компании Maxim Integrated Products, приборы серии **AD92xx** и **AD9444** (14 бит/125 МГц) от Analog Devices, **ADS5424** (14 бит/105 МГц) компании Texas Instruments и многие другие. Поэтому не представляет особого смысла описывать их подробно. Ниже мы остановимся на АЦП, которые выделяются из многообразия аналогов.

Компания Maxim является одним из немногих производителей серийных ИС параллельных АЦП для гигагерцового диапазона частот. Биполярный 8-разрядный прибор **MAX108** снабжен дифференциальным УВХ (полоса 2,2 ГГц, апертурная задержка 100 пс, неопределенность менее 0,5 пс, диодный мостовой ключ) и при частоте дискретизации 1,5 ГГц обеспечивает эффективную разрядность 7,5 бит на частоте 750 МГц. Цифровой выход ЭСЛ можно демультиплексировать (8:16) на два выхода для понижения вдвое частоты дискретизации или для работы в режиме чередования по времени в паре со вторым преобразователем MAX108. Изготовитель гарантирует отсутствие пропуска кодов и дифференциальную нелинейность в пределах $\pm 0,5$ МЗР в коммерческом температурном диапазоне (0...70°C). Максимальная интегральная нелинейность также равна $\pm 0,5$ МЗР. Отношение сигнал/шум — 46,8 дБ при 750-МГц входном сигнале с амплитудой -1 дБ полной шкалы; значение SFDR с учетом 2-й и 3-й гармоник — 54 дБ при той же частоте и амплитуде входного сигнала, SINAD — 46 дБ. Входное сопротивление равно 50 Ом, диапазон входного сигнала 525 мВ (размах), КОСС не хуже 40 дБ (типовое значение 68 дБ) в диапазоне синфазного напряжения ± 100 мВ. Прибор имеет встроенный ИОН (2,5 В) и вход для опорного напряжения, вход регулировки смещения (± 4 МЗР); питается от напряжений ± 5 В, потребляет мощность 5,25 Вт, и размещен в 192-выводном корпусе ESBGA.

Компания National Semiconductor выпустила в мае 2005 г. сдвоенный 8-разрядный параллельный КМОП АЦП **ADC08D1000** с частотой выборки от 200 МГц до 1,3 ГГц, реализованный по схеме с предварительной аналоговой сверткой и интерполяцией. Каждый

⁵ Субдискретизация является эффективной, пока полоса частот входного сигнала не превышает половину частоты выборки АЦП: например, соответствующий АЦП с частотой выборки 40 МГц можно использовать для оцифровки сигнала промежуточной частоты 60 МГц в полосе 20 МГц без предварительного понижающего преобразования частоты.

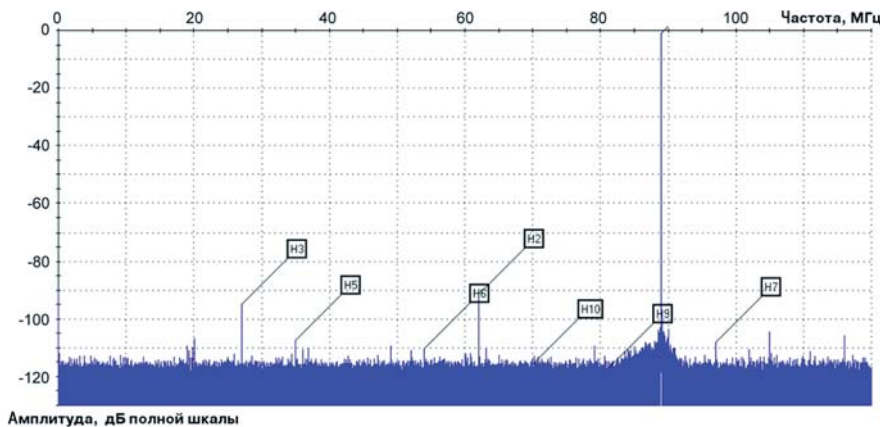


Рис. 8. График БПФ выходного сигнала 14-разрядного АЦП TC1411 (частота дискретизации 240 МГц, уровень входного сигнала -1 дБ полной шкалы (4 В), частота 155 МГц; Н — гармоники)

канал имеет два демультиплексированных выхода LVDS. Сдвоенный АЦП удобен для оцифровки квадратурно-модулированных сигналов, а также для организации режима чередования. С этой целью прибор снабжен схемой самокалибровки, которая автоматически запускается через 0,03...2,15 с после включения питания (задержка регулируется в зависимости от времени установления используемых стабилизаторов напряжения), а также по команде хост-процессора после окончания само-разогрева ИС (через 20...30 с) или при существенном изменении окружающей температуры. В цикле самокалибровки производится подстройка входного нагрузочного сопротивления (100 Ом), коэффициента передачи, напряжения смещения, токов смещения, дифференциальной и интегральной нелинейностей. Для калибровки требуется наличие образцового резистора $3300 \text{ Ом} \pm 0,1\%$, подключенного между землей и 32-м выводом ИС.

Каждый канал преобразователя ADC08D1000 имеет встроенное УВХ с полосой частот 1,7 ГГц ($0,5 \text{ дБ}/500 \text{ МГц}$); размах дифференциального входного напряжения равен 870 мВ. При штатной частоте дискретизации 1 ГГц эффективная разрядность составляет не менее 7 бит на частоте 500 МГц (типовая 7,4 бит), скорость появления ошибок не превышает 10^{-18} ; отношение сигнал/шум составляет не менее 44 дБ (500 МГц), SFDR — 47,5 дБ, SINAD — 43,9 дБ. В режиме чередования используется любой из входов АЦП, который начинает производить выборку входного сигнала и по фронту, и по срезу тактовой частоты 1 ГГц. Данные на выходах каналов демультиплексируются (1:4) и обновляются одновременно на 4 выходах АЦП (с частотой 500 МГц). Таким образом,

суммарный цифровой поток составляет 2 Гбайт/с. Благодаря самокалибровке каналов параметры линейности преобразования SFDR и SINAD практически не ухудшаются. Микросхема размещена в 128-выводном корпусе LQFP с термоплощадкой, работает от источника питания $+1,9 \pm 0,1 \text{ В}$ и потребляет мощность не более 2 Вт.

Выдающимся на сегодняшний день достижением является 14-разрядный конвейерный АЦП TC1411 с частотой выборки 250 МГц, разработанный молодой (2002 г.) калифорнийской компанией TelASIC Communications (не имеющей собственного полупроводникового производства) и реализованный по 0,5-мкм комбинированной SiGe BiCMOS технологии. Инвесторами и партнерами компании являются IBM, Agilent Technologies и Raytheon Corporation.

Кроме параллельного цифрового выхода LVDS, прибор снабжен выходами сигналов перегрузки и достоверности данных. АЦП имеет три каскада квантования. Изготовитель гарантирует отсутствие пропуска кодов в промышленном диапазоне температур ($-40...85^\circ\text{C}$) при работе с теплоотводом типа В. Встроенное УВХ с дифференциальным входом (размах сигнала 4 В/200 Ом) обеспечивает полосу пропускания более 1 ГГц. Дифференциальный вход для тактового сигнала рассчитан на размах 2 В/50 Ом. На рисунке 8 показан график БПФ, характеризующий уровень шума и искажений TC1411 ниже частоты Найквиста. Прибор размещен в 256-выводном корпусе SVGA с ребристым теплоотводом и питается от трех раздельных источников (+5 В, +5 В, -5 В), потребляя общую мощность 11,8 Вт в рабочем режиме и 1,9 Вт в ждущем режиме (время включения менее 5 мкс).

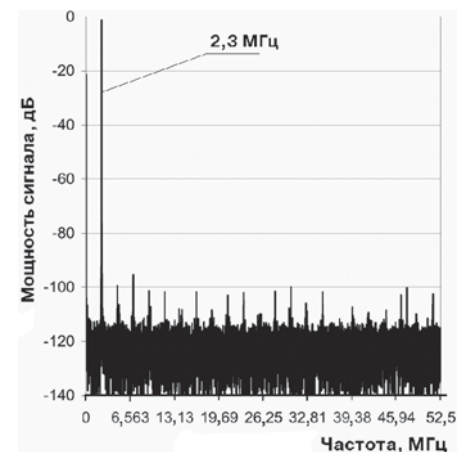


Рис. 9. График БПФ выходного сигнала АЦП AD9446 (частота дискретизации 100 МГц)

При той же частоте выборки 250 МГц конвейерные 10- и 12-разрядные КМОП-приборы MAX1124 и MAX1215 компании Maxim потребляют мощность 0,5 Вт и 1 Вт соответственно, поскольку работают при напряжении питания 1,8 В, что само по себе является определенным достижением. При этом максимальный размах входного сигнала составляет 1590 мВ (!) в полосе УВХ до 700 МГц. Минимальные значения отношения сигнал/шум, SINAD и SFDR равны соответственно 63, 62 и 67 дБ. Цифровой выход — также LVDS.

Компания Philips Semiconductor выпускает 12-разрядный двухкаскадный АЦП типа TDA9910 с частотой выборки 8...80 МГц. Особенностью прибора является наличие дифференциального буферного усилителя с входной емкостью 0,7 пФ (!) и входным сопротивлением 6,3 МОм, установленного перед УВХ. Такое решение значительно упрощает схему включения ИС АЦП и минимизирует коммутационную помеху при переключении в режим хранения. Полоса частот аналоговой части превышает 370 МГц. В 12-разрядном 40-МГц приборе TDA9965A встроенный буферный усилитель имеет отдельный выход и цифрууправляемый коэффициент передачи 0...36 дБ с шагом 0,05 дБ. Компания Philips сообщила о выпуске 16-разрядного трехкаскадного (4—5—9 бит) КМОП АЦП TDA9926 с частотой выборки до 20 МГц, дифференциальной нелинейностью 0,25 МЗР и отношением сигнал/шум более 75 дБ.

Внимательный читатель, вероятно, заметил, что увеличение разрядности радиочастотных конвейерных КМОП АЦП не сопровождается расширением динамического диапазона. Так, 15-разрядный 100-МГц прибор MAX1430 обеспечивает отношение сигнал/шум

73 дБ; новейший 16-разрядный 100-МГц АЦП **AD9446** компании Analog Devices демонстрирует приведенный ко входу размах шума 16 МЗР, — опять же на уровне 12-разрядных приборов. Цель увеличения разрядности — повышение SFDR и SINAD, что подтверждает график БПФ выходного сигнала AD9446 при оцифровке входного сигнала 2,3 МГц с уровнем -0,5 дБ полной шкалы (размах 3,2 В) и с частотой 100 МГц (см. рис. 9). Можно заметить, что над уровнем -100 дБ поднимаются лишь вторая (совсем немного) и третья гармоники.

Мы оставили за рамками рассмотрения 8-12-разрядные преобразователи КМОП ИС с частотой выборки 10...50 МГц. Такие приборы в основном применяются в системах с автономным питанием, т.к. потребляют мощность до 200 мВт в рабочем и менее 10 мВт в ждущем режимах при напряжении питания 2,5...5 В. Типичным представителем является конвейерный 10-разрядный 3-вольтовый прибор **AD9203**, который потребляет 74 мВт при частоте выборки 40 МГц, 17 мВт при 5 МГц и 0,65 мВт в ждущем режиме.

Дальнейшее повышение быстродействия и разрешающей способности ИС радиочастотных АЦП с параллельной и параллельно-последовательной архитектурой обусловлено переходом на комбинированные технологии. Недавно компания Philips заявила о реализации биполярных SiGe:C-транзисторов с граничной частотой 130/140 ГГц в рамках относительно недорогой комбинированной технологии QUBiC4G на основе кремния. Это позволит расширить динамический

диапазон АЦП и повысить частоту выборки до 10 ГГц. На подходе 1,8-В SiGe:C-транзисторы с металлическими эмиттерами и граничной частотой 300 ГГц. Приборы, реализуемые по технологии КМОП, успешно интегрируются в законченные системы на кристалле (**AD9863**, **AD9865**, **AFE8201/TI**, **UAA3587/Philips** и др.), их быстродействие возрастает при переходе на глубокие субмикронные технологии. И, наконец, по мере развития полупроводниковых технологий в радиочастотных АЦП все шире будут применяться дельта-сигма-модуляторы.

ЛИТЕРАТУРА

1. J. Yoo, K. Choi and J. Ghaznavi, A 0,07 mm CMOS Flash Analog-to-Digital Converter for High Speed and Low Voltage Application, GLSVLSI'03, April 28–29, 2003, WDC, pp. 56–59.
2. D. Lee, J. Yoo, K. Choi, and J. Ghaznavi, Fat Tree Encoder Design for Ultra-High Speed Flash A/D converters, The Pennsylvania State University, Department of Computer Science & Engineering, University Park, PA 16802, 2002.
3. Hui Pan and Asad A. Abidi, Signal Folding in A/D Converters, IEEE Transactions on Circuits and System, Vol. 51, No.1, January 2004, pp. 3–14.
4. Johan van Valburg and Rudy J. van de Plassche, An 8-b 650 MHz Folding ADC, IEEE Journal of Solid-State Circuits, vol.27, No.12, December 1992, pp. 1662–1666.
5. Michael P. Flynn and Ben Sheahan, A 400-Msamples/s, 6-b CMOS Folding and Interpolating ADC, IEEE Journal of Solid-State Circuits, vol.33, No.12, December 1998, pp. 1932–1938.

6. Waltari, Mikko E., Halonen, Kari A.I., Halonen, K. A. I., Circuit Techniques for Low-Voltage and High-Speed A/d Converters (Kluwer International Series in Engineering and Computer Science), Kluwer Academic Publishers, 2002.

7. P. T. F. Kwok and H. C. Luong, Power Optimization for Pipeline Analog-to-Digital Converter. IEEE Transactions on Circuits and System II, vol. 46(5), May 2001, pp. 549–553.

8. Nicholas C. Gray, Interleaving ADCs for Higher sample rates, National Semiconductor Corp., 2005.

9. William Ellersick, Chih-Kong Ken Yang, Vladimir Stojanovic, Siamak Modjtahedi, Mark A. Horowitz, A Serial Link Transceiver Based on 8 GSa/s A/D and D/A Converters in 0,25-mm CMOS, Stanford University, University of California at Los Angeles, Analog Devices, Inc., 2001.

10. G. Ding, C. Dehollain, M. Declercq, K. Azadet, Frequency-interleaving technique for high-speed A/D conversion, IEEE ISCAS Conference, Bangkok, Thailand, May 2003, pp. 857–860.

11. Payam Heydari, Design Considerations for Low-Power Ultra Wideband Receivers, Proceedings of the Sixth International Symposium on Quality Electronic Design, 2005.

Материалы сайтов:

12. www.exar.com
13. www.linear.com
14. www.ti.com
15. www.st.com
16. www.national.com
17. www.maxim-ic.com
18. www.analog.com
19. www.telasic.com
20. www.semiconductors.philips.com

События рынка

>> Дни STMicroelectronics в России

Крупнейший мировой производитель электронных компонентов, фирма STMicroelectronics совместно с российскими компаниями «Алкон», «КОМПЭЛ» и «ПетроИнТрейд» проводит в Санкт-Петербурге и Москве технический семинар: **«Микроконтроллеры STMicroelectronics: разумное решение для ваших разработок»:**

- **27 сентября** в Санкт-Петербурге по адресу: ст. м. «Пушкинская», наб. Обводного канала, 93А, бизнес-центр «Нептун», конференц-зал;
 - **29 сентября** в Москве по адресу: ст. м. «Варшавская», Варшавское шоссе, д. 125, центральный вход ОАО «НИИ ЦЭВТ».
- Основные темы семинара:
- Преимущества микроконтроллеров STMicroelectronics и типовые решения.
 - Применение микроконтроллеров STMicroelectronics в системах измерения электроэнергии, в системах освещения и световой индикации, в системах пожарной и охранной сигнализации, в управлении электродвигателями, во вспомогательных и силовых системах автомобиля.
- Начало регистрации в 9.30.

Начало семинара в 10.00.
Ланч 13.35–14.35.
Кофе-брейк в 11.40 и в 16.10.
Окончание семинара в 18.00.
Участие в семинаре бесплатное. Участники семинара обеспечиваются комплектом информационно-технических материалов. Количество мест в залах ограничено.
Просим заранее заявить об участии одним из предлагаемых способов:

- заполнить бланк заявки на сайте;
- отправить заявку по e-mail;
- отправить заявку по факсу.

Укажите в заявке, в каком городе — Санкт-Петербурге или Москве — вы будете участвовать в семинаре.
Ждем вас на наших семинарах!

«Алкон»: www.seminar.alkon.net; marketing@alkon.net;
тел.: (812) 560-7178, (095) 469-2009

«КОМПЭЛ»: www.compel.ru; seminarST@compel.ru;
тел.: (095) 995-0902

«ПетроИнТрейд»: www.petrointrade.ru; semicond@petrointrade.ru;
тел.: (812) 324-6611, (095) 926-5268